

PATENT ABSTRACTS OF JAPAN

(11)Publication number :

2003-092412

(43)Date of publication of application : 28.03.2003

(51)Int.Cl.

H01L 29/82
 G11C 11/16
 H01L 21/338
 H01L 27/105
 H01L 29/66
 H01L 29/80
 H01L 29/812
 H01L 31/10

(21)Application number : 2001-281043

(71)Applicant : TOSHIBA CORP

(22)Date of filing : 17.09.2001

(72)Inventor : SATO TOSHIIE

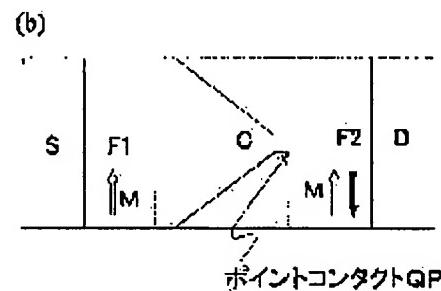
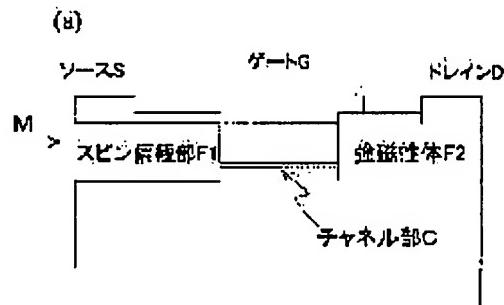
MIZUSHIMA KOICHI

(54) SPIN TRANSISTOR

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a spin transistor which has large magnetization dependency of a drain current and is superior in high speed reading.

SOLUTION: The spin transistor is provided with a source (S) having a spin polarization part (F1) for forming spin-polarized electrons, a drain (D) having magnetic substance (F2), and a channel (C) for introducing electrons from the source to the drain. A point contact (QP) is formed between the channel and the drain. As a result, a high MR ratio can be obtained so that magnetism detection sensitivity and reading speed can be remarkably improved as compared with the conventional ones.



LEGAL STATUS

[Date of request for examination]

28.03.2003

[Date of sending the examiner's decision of

[rejection]

[Kind of final disposal of application other than
the examiner's decision of rejection or
application converted registration]

[Date of final disposal for application]

[Patent number] 3621367

[Date of registration] 26.11.2004

[Number of appeal against examiner's
decision of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

*** NOTICES ***

JPO and INPIT are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] The spin transistor characterized by having had the source section which has the spin polarization section which generates the electron which carried out spin polarization, the drain section which has the magnetic substance, and the channel section which leads an electron to said drain section from said source section, and forming point contact between said channel sections and said drain sections.

[Claim 2] The spin transistor characterized by to form point contact between said channel sections and said drain sections by having the gate electrode which forms the source section which has the spin polarization section which generates the electron which carried out spin polarization, the drain section which has the magnetic substance, and the channel section which leads an electron to said drain section from said source section by impressing an electrical potential difference to a semi-conductor layer, and giving a neck to the configuration of said gate electrode.

[Claim 3] Said spin polarization section is a spin transistor according to claim 1 or 2 characterized by consisting of a compound semiconductor which excites the electron which carried out spin polarization by the exposure of light which carried out the circular polarization of light.

[Claim 4] It is the spin transistor according to claim 1 or 2 characterized by consisting of an alloy containing the iron (Fe) which carried out orientation to the crystal orientation with fixed either at least of said spin polarization section and said magnetic substance, nickel (nickel), cobalt (Co), or these.

[Claim 5] Said source section is the spin transistor of any one publication of claim 1-4 characterized by having a tunnel junction.

[Claim 6] It is the spin transistor according to claim 1 or 2 characterized by the thing of said spin polarization section and said magnetic substance which either at least consists of a compound magnetic semiconductor.

[Claim 7] Said channel section is the spin transistor of any one publication of claim 1-6 characterized by being the two-dimensional electron gas field formed into a semi-conductor.

[Translation done.]

*** NOTICES ***

JPO and INPIT are not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]**[0001]**

[Field of the Invention] About a spin transistor, this invention is used more for a detail as high density storage elements, such as magnetic sensors, such as the magnetic head for high density magnetic-recording read-out, and magnetism RAM (MRAM:Magnetic Random Access Memory) or magnetism ROM (MROM:Magnetic Read Only Memory), a photo detector, etc., and relates to a suitable spin transistor.

[0002]

[Description of the Prior Art] The densification of magnetic recording and improvement in the speed have many places which are located in a line with amelioration of a magnetic-recording medium, and are undertaken to the advance of a magnetic recording medium, and the advance of the magnetic head used for writing and read-out of magnetic recording especially. For example, although the relative velocity of a magnetic-recording medium and the magnetic head for read-out becomes small with the miniaturization of a magnetic-recording medium, and large-capacity-izing, development of a giant magneto-resistance head (Giant MagnetoResistance effect: GMR head) is furthered as the magnetic head for read-out new type which can take out a big output even in such a case.

[0003] The GMR head has the property in which magnetic-reluctance rate of change (MR ratio) was greatly excellent as compared with the conventional MR (MagnetoResistance effect) head. And the GMR head of the tunnel junction mold with which the more excellent property is expected recently attracts attention quickly.

[0004] The conventional magnetic-recording medium functions as a magnetic disk, i.e., file memory, and the information is used once it is read into the semiconductor memory (DRAM, SRAM) of the body of a computer. Although semiconductor memory has the property which was excellent in many, it also has the big fault of consuming a lot of power for storage maintenance. Although development of the flash memory whose power for storage maintenance is unnecessary, FRAM (Ferroelectric Memory: dielectric memory), etc. is furthered in recent years, all are rewritten and it has the big fault that a count is limited.

[0005] On the other hand, although rewriting has also begun development of repeatable magnetic memory (MRAM) to infinity substantially, for the implementation, development of the ingredient or device in which big MR ratio is shown is desired. As a component which shows bigger MR ratio compared with the conventional spin bulb film, a "magnetic-substance tunnel junction component" attracts attention, and the attempt which forms the magnetic head and magnetic memory is advanced by combining them and a MOS transistor, using them.

[0006] Development of the spin transistor with which the property which was furthermore further excellent compared with the magnetic-substance tunnel junction component is expected, or a spin bulb transistor has begun. such a spin transistor -- for example, S.Datta ** -- Appl.Phys.Lett. and 56 (1990) It is indicated by p.665.

[Problem(s) to be Solved by the Invention] Drawing 12 is a mimetic diagram showing the important

section configuration of the conventional spin transistor, and this drawing (a) is a mimetic diagram to which the cross-section configuration and this drawing (b) express the flat-surface configuration.

[0007] This transistor is considering the two-dimensional electron gas channel section C formed in the ferromagnetic Fe1 which forms some sources S, the ferromagnetic Fe2 which makes a part of drain D, and the semi-conductor layer prepared among these as that basic configuration.

[0008] The electron which carried out spin polarization is poured into the channel section C according to the magnetization direction of the ferromagnetic F1 by the side of the source. On the other hand, the magnitude of a drain current changes with the sense of magnetization of the ferromagnetic F2 which constitutes a part of drain D. And when the ferromagnetic F2 is magnetized by a ferromagnetic F1 and the same direction, channel current tends to flow, and when the reverse sense is magnetized on the other hand, channel current cannot flow easily.

[0009] That is, it has the property that channel current changes according to the direction of the magnetization of a ferromagnetic Fe2 to the magnetization direction of a ferromagnetic Fe1. Therefore, using for the application of a magnetometric sensor etc. is possible.

[0010] However, it had the big fault that the conventional spin transistor which was illustrated to drawing 12 had the small current change by the sense of ferromagnetic Fe2 magnetization, for this reason high-speed read-out was difficult for it.

[0011] This invention is made based on recognition of this technical problem, and the purpose has the magnetization dependency of a drain current in offering the spin transistor which was greatly excellent in high-speed read-out.

[Means for Solving the Problem] In order to attain the above-mentioned purpose, the 1st spin transistor of this invention is equipped with the source section which has the spin polarization section which generates the electron which carried out spin polarization, the drain section which has the magnetic substance, and the channel section which leads an electron to said drain section from said source section, and is characterized by forming point contact between said channel sections and said drain sections.

[0012] Moreover, the 2nd spin transistor of this invention The source section which has the spin polarization section which generates the electron which carried out spin polarization, the drain section which has the magnetic substance, and by impressing an electrical potential difference to a semi-conductor layer It has the gate electrode which forms the channel section which leads an electron to said drain section from said source section, and is characterized by forming point contact between said channel sections and said drain sections by giving a neck to the configuration of said gate electrode.

[0013] According to the configuration of the 1st and 2nd transistors of the above, by forming point contact, high MR ratio is obtained and it becomes possible to improve magnetic detection sensitivity and a read-out rate sharply conventionally.

[0014] In addition, perpendicular lay length shall be less than [electron wavelength extent or it] here to the direction where "point contact" means the joint limited to the size which the quantum effectiveness produces to the electron which carried out spin polarization, and the size, i.e., an electron, flows.

[0015] For example, the channel section is formed with a semi-conductor, and when the electron wavelength in the semi-conductor is 10nm, size of point contact is made into less than [10nm or it].

[0016] Moreover, in the case of the 2nd spin transistor of the above, detailed point contact can be formed certainly and easily by processing a gate electrode.

[0017] Moreover, said spin polarization section can be used as the thing which consists of a compound semiconductor which excites the electron which carried out spin polarization by the exposure of light which carried out the circular polarization of light, then a polarization sensing element.

[0018] Moreover, the thing which consists of an alloy containing the iron (Fe) which carried out orientation to the crystal orientation with fixed either at least of said spin polarization section and said magnetic substance, nickel (nickel), cobalt (Co), or these, then strong magnetization are obtained easily, high MR ratio is obtained, sensibility is high and the spin transistor by which actuation was stabilized can be realized.

[0019] Moreover, said source section becomes possible [making still higher the rate of spin polarization of the thing which has a tunnel junction, then the electron supplied to the channel section].

[0020] Moreover, since adjustment with the semi-conductor layer which constitutes the thing of said spin polarization section and said magnetic substance which either at least becomes from a compound magnetic semiconductor, then the channel section, etc. is good and becomes easy [epitaxial growth etc.], injection efficiency of the electron which carried out spin polarization can be made high.

[0021] Moreover, said channel section can lower the thing which is the two-dimensional electron gas field formed into a semi-conductor, then the probability for an electron to lose spin information by dispersion in the channel section. In the conventional spin transistor illustrated to drawing 12, it became clear that the following three factors were mentioned as a cause that change of the drain current accompanying change of the direction of magnetization is small, as a result of examination of this invention person.

[0022] The 1st factor is a small thing first as compared with resistance of the channel section C for which the interfacial resistance between the channel sections C and Drains D depending on the sense of magnetization does not depend on the sense of magnetization. That is, although the magnitude of a drain current is decided by the electrical potential difference impressed between the source/drain, and the resistance between the source/drain, what the latter is the sum of the interfacial resistance between the source / channel and a channel / drain and resistance of the channel section, and it depends for on the sense of ferromagnetic F2 magnetization is only the interfacial resistance between a channel/drain.

[0023] That is, in order to increase the magnetization direction dependency (MR (Magneto-resistance) ratio of a component) of a drain current, it is required to increase the interfacial resistance between a channel/drain.

[0024] The 2nd factor with small MR ratio of a component is that the magnetization direction dependency of interfacial resistance itself is small. Therefore, it is required to increase magnetization direction dependency with a certain means.

[0025] The 3rd factor is that the rate of spin polarization of the electron injected into a channel from the source is small. MR ratio of a component conducts a channel and is dependent on the rate of spin polarization of the electron which flows to a drain, and the rate of spin polarization of the ferromagnetic of a drain. Therefore, MR ratio can be raised more by a certain approach by injecting an electron with the high rate of spin polarization into a channel from the source.

[0026] this invention person hit on an idea by adopting the "point contact" which becomes a channel / drain joint from a semi-conductor / metal junction as a result of the above consideration to remove the fault of the conventional-type spin transistor resulting from the above-mentioned 1st and the 2nd above-mentioned factor.

[0027] Moreover, in order for MR ratio to solve the 3rd small factor, it is necessary to inject an electron with the high rate of spin polarization into a channel. In the spin transistor of this invention, the source can be constituted from a compound semiconductor and an electron with the high rate of spin polarization can be poured into a channel field by pouring into a channel field the spin polarization electron excited by the circular polarization of light in the compound semiconductor. Or an electron with the high rate of spin polarization can be injected into a channel also by making the source into a magnetic tunnel junction and impressing an electrical potential difference to the up electrode of a magnetic tunnel junction, and lower inter-electrode one.

[Embodiment of the Invention] Hereafter, the gestalt of operation of this invention is explained, referring to a drawing.

[0028] Drawing 1 is a mimetic diagram showing the important section configuration of the spin transistor concerning the gestalt of operation of this invention. That is, in the cross-section configuration and this drawing (b), this drawing (a) expresses the flat-surface configuration, respectively.

[0029] The transistor of this invention is considering the channel section C formed in the ferromagnetic F2 which makes the spin polarization section F1 which makes some sources S, and a part of drain D, and the semi-conductor layer prepared among these as the basic configuration.

[0030] Although it consists of a ferromagnetic which the spin polarization section F1 prepared in Source S has the operation which generates the electron which carried out spin polarization, for example, expressed to drawing 12 , otherwise, a compound magnetic semiconductor, the compound

semiconductor which generates the electron which carries out spin polarization by the circular polarization of light are included so that it may explain in full detail behind.

[0031] Impregnation of the spin polarization electron from Source S to the channel section C is the same as that of the conventional transistor illustrated to drawing 12. That is, the electron which carried out spin polarization is poured into the channel section C according to the magnetization direction of the spin polarization section F1 by the side of the source. And when the ferromagnetic F2 which constitutes a part of drain D is magnetized by the spin polarization section F1 and the same direction, channel current tends to flow, and when the reverse sense is magnetized on the other hand, channel current cannot flow easily.

[0032] And in the case of the transistor of this invention, point contact QP is formed between the channel section C and Drain D. Point contact QP forms the detailed contact which is extent which a quantum size effect may produce to a ferromagnetic. That is, in the case of the transistor of this invention, to the ferromagnetic F2 which constitutes a part of drain D, such detailed contact is formed and an electron is given from the channel section C.

[0033] Hereafter, the concept of "point contact" that this invention can be set is explained first.

[0034] Drawing 2 is a conceptual diagram showing the example of reference of the point contact component constituted with the magnetic substance.

[0035] This component is 2 terminal component which has neck N among the up-and-down magnetic electrodes 110 and 120, and resistance changes with the sense of magnetization of a vertical electrode. Although the very big value of several 100% is reported as rate of change of resistance until now, the reason which shows big rate of change is explained as a phenomenon accompanying the ballistic conduction of the quantized electron. Although point contact is an outstanding component which shows big resistance rate of change, it is necessary for producing it to produce neck N of electron wavelength extent. Although the wavelength of the conduction electron in a metal is about 1nm, since it is difficult with a current technique to produce a neck with a width of face of about 1nm with sufficient repeatability, this component has stopped at the phase of a fundamental research.

[0036] in addition, as what indicated such a point contact component The magnetic minute contact which made two needlelike nickel (nickel) associate, or the magnetic minute contact at which two magnetite was contacted Respectively Reference N.Garcia and M.Munoz, and Y.-W.Zhao and Physical Review Letters and vol.82, p2923 (1999) And J. J.Versluijs, M.A.Bari and J.M.D.Coey Physical Review Letters, vol.87, and p26601-1 (2001) It is indicated.

[0037] If it returns to drawing 1 again and explanation is continued, by forming such point contact QP in a spin transistor, current change by the sense of the ferromagnetic F2 magnetization which constitutes a part of drain D will be enlarged by leaps and bounds, and high-speed read-out will also become possible.

[0038] Point contact QP is realizable by making the configuration of for example, the gate electrode G into the configuration of the channel section C of drawing 1. That is, the gate electrode G of the configuration converged toward Drain D corresponding to the channel section C of drawing 1 (b) is formed.

[0039] If gate voltage is impressed to such a gate electrode G, in the field corresponding to the configuration of the gate electrode G, depletion-izing or reversal will arise among the semi-conductor layers used as a channel, and the channel section C will be formed. Thus, an electron can be confined in a neck QP, i.e., point contact, with the potential barrier of the formed channel section C. Since there is 10nm or more of electron wavelength in a semi-conductor, the width of face of a neck QP, i.e., point contact, is also good at about several 10nm. Formation of point contact QP of such size is possible enough with a current technique.

[0040] Moreover, point contact QP is realizable also by carrying out patterning of the semi-conductor layer which constitutes a channel. For example, what is necessary is to etch the semi-conductor layer which can serve as the channel section C, and just to form the mesa of the configuration of the channel section C of drawing 1 (b).

[0041] Or only the part of the channel section C of drawing 1 (b) may be made to remain as an active

region by injecting an inactivation element into a semi-conductor layer alternatively. As an inactivation element in this case, according to a semiconductor material, hydrogen, a proton, oxygen, iron, and various kinds of elements can be chosen suitably, and, in addition to this, can be used, for example.

[0042] Since according to this invention the contact resistance between the channel section C and Drain D increases remarkably as compared with channel resistance and the magnetization dependency of contact resistance rises by forming point contact QP between the channel section C and Drain D, the magnetization direction dependency (MR ratio) of a drain current can be raised by leaps and bounds.

[0043] If a memory cell like drawing 3 is constituted using such a spin transistor, it is theoretically possible to use as solid-state MAG memory (MRAM) new type.

[0044] For example, a binary code can be written in by fixing the sense of magnetization of the ferromagnetic used as the spin polarization section F1, and making magnetization of a ferromagnetic F2 change to magnetization, parallel, or anti-parallel of F1 by the magnetic field produced according to a write-in (omitted in drawing 3) current. Read-out of a code can impress an electrical potential difference to the word line WL connected with the gate G of a transistor, can change a transistor into an ON (ON) condition, and can detect the sense of ferromagnetic F2 magnetization by observing the drain current which flows a bit line BL.

[0045] In the case of the memory cell with which it expressed to drawing 3, at the conventional MRAM using a magnetic tunnel junction, 1 bit can consist of only one transistor to one tunnel junction and one transistor having been required for as a 1-bit component.

[0046] And according to this invention, it is still more advantageous at the point that high-speed read-out of the current change by the sense of ferromagnetic F2 magnetization of a spin transistor also becomes possible greatly for this reason.

[0047] On the other hand, it depends for the magnetization direction dependency (MR ratio) of a drain current also on the rate of spin polarization of the electron poured into the channel section C from Source S. Since the rate of spin polarization of the conduction electron which exists in ferromagnetics, such as iron (Fe) and cobalt (Co), is at most about 50%, the rate of polarization of the electron poured into the channel section C from these spin polarization section F1 is also at most about 50%.

[0048] In order to pour in the electron of the higher rate of spin polarization, a compound semiconductor is used for Source S in one gestalt of this invention. By irradiating the circular polarization of light, the electron of the high rate of spin polarization can be excited in a compound semiconductor, and MR ratio of a component can be further raised by pouring in the electron at the channel section C.

[0049] Moreover, by using a magnetic tunnel junction for Source S, an electron with the more high rate of spin polarization is injected into a channel, and MR ratio can be raised.

[0050] In addition, in order for an electron to reach Drain D from Source S, without losing spin information, it is necessary to control dispersion in the channel section C. As for the channel section C, from this viewpoint, it is desirable to fulfill the conditions in which the so-called two-dimensional electron gas is formed.

[0051] As an ingredient of the spin polarization sections F1 and F2, moreover, simple substances, such as iron (Fe), cobalt (Co), and nickel (nickel), Or iron (Fe), cobalt (Co), nickel (nickel), the alloy of chromium (Cr) that contains one of elements at least, Or the NiFe system alloy called a "permalloy", Or a CoNbZr system alloy, a FeTaC system alloy, a CoTaZr system alloy, The half metal magnetic substance, such as soft magnetic materials, such as a FeAlSi system alloy, a FeB system alloy, and a CoFeB system alloy, a Heusler alloy, and CrO₂, Fe 3O₄, La_{1-X}Sr_XMnO₃, can be used. Namely, what is necessary is to choose suitably what has a property according to the semiconductor material and application of a transistor, and just to use it from among these ingredients.

[0052]

[Example] Hereafter, the gestalt of operation of this invention is further explained to a detail, referring to an example.

[0053] (The 1st example) The spin transistor which uses an Si(silicon)-MOS (Metal-Oxide-Semiconductor) inversion layer as a channel is first explained as the 1st example of this invention.

[0054] Drawing 4 is a mimetic diagram showing the important section configuration of the spin

transistor of this example. That is, in the cross-section configuration and this drawing (b), this drawing (a) expresses the flat-surface configuration, respectively.

[0055] In this example, when the gate insulating layer 20 was formed on the p-type silicon substrate 10 and the electrical potential difference was impressed to Gate G, the structure of an MOS transistor where an inversion layer 12 was formed directly under this was adopted.

[0056] The ferromagnetic layers F1 and F2 which all consist of iron (Fe) with a thickness of 200nm are used for Source S and Drain D. Furthermore, magnetization of F1 film by the side of Source S is made to fix in the direction of the arrow head M of this drawing by the exchange magnetic field from the iridium manganese layer IrMn which is the antiferromagnetic substance. On the other hand, magnetization of the ferromagnetic film F2 of Drain D can be rotated in a field by the external magnetic field.

[0057] The channel length of this transistor is 1 micrometer, channel width is 5 micrometers, and (Aluminum aluminum) gate electrode G is formed through gate dielectric film 20.

[0058] The configuration of the gate electrode G is carrying out the special configuration with neck QP with a width of face of 50nm. Although the channel section (inversion layer) C will be formed directly under the gate electrode G and a drain current will flow if a forward electrical potential difference is impressed to the gate electrode G, it changes with the sense of magnetization of the ferromagnetic layer F2 from which the current constitutes Drain D.

[0059] Since movement of the electron which flows neck QP with thin electron wavelength extent is limited to the electron which advances almost in parallel with the direction which passes a neck and the wavelength (and energy) is quantized, the spin dependency of interfacial resistance increases.

[0060] Moreover, with the transistor of this example, the interfacial resistance between the channel section C and Drain D is sufficiently large as compared with the interfacial resistance between Source S and the channel section C, and channel resistance.

[0061] Drawing 5 (a) is a graphical representation showing the drain current-gate voltage (ID-VG) property of the transistor of this example. Here, the drain electrical potential difference VD was fixed to 0.5V. moreover, the continuous line in drawing -- magnetization of the ferromagnetic F2 of Drain D -- magnetization of the ferromagnetic F1 of Source S -- receiving -- case it is parallel -- a dotted line -- anti- -- the case, ****, is expressed, respectively.

[0062] When gate voltage exceeded threshold voltage (VT-0.12V) so that this graph might show, a drain current began to flow, and change (MR ratio) of the current by the sense of magnetization was about 12%.

[0063] Drawing 5 (b) is a graphical representation showing a drain current-drain electrical-potential-difference (ID-VD) property. Here, gate voltage VG was fixed to 1V. moreover, drawing 5 (a) -- the same -- a continuous line -- magnetization of the ferromagnetic F2 of Drain D -- magnetization of the ferromagnetic F1 of Source S -- receiving -- case it is parallel -- a dotted line -- anti- -- the case, ****, is expressed, respectively.

[0064] Although about 12% of MR ratio was obtained like drawing 5 (a) below by pinch-off-voltage VP=VG-VT, when VD exceeded VP, MR ratio decreased quickly, and stopping depending for a drain current in the magnetization direction of F2 was observed.

[0065] In the saturation region more than VP, the potential barrier occurs with depletion-izing a channel / drain inter-electrode in VD, and it is considered that it stops almost depending for it on the sense of magnetization since a drain current is decided by resistance of this barrier.

[0066] The spin transistor which uses as a channel the Si-MOS inversion layer which made the same other configurations except point contact QP as an example of a comparison over this example here was also made as an experiment. That is, in this example of a comparison, like drawing 1 (b), the configuration of the gate electrode G was not made into the convergence configuration, but was continued and established on the channel semi-conductor layer like the usual transistor on the whole surface.

[0067] Although the threshold voltage of the transistor of this example of a comparison was the 0.11V [almost same] as the transistor of this example, the drain current in gate voltage 0.2V increased to

about 1 microA. MR ratio of this component was very small as about 0.5%.

[0068] That is, it has been checked that MR ratio could be sharply made high by forming the point contact QP formed by carrying out patterning of the gate electrode G.

[0069] (The 2nd example) Next, the spin transistor using the two-dimensional electron gas of terrorism structure was made as an experiment as the 2nd example of this invention to the selection dope which consists of n mold InAlAs/InGaAs.

[0070] Drawing 6 is a mimetic diagram showing the important section configuration of the spin transistor of this example. That is, in the cross-section configuration and this drawing (b), this drawing (a) expresses the flat-surface configuration, respectively.

[0071] In this example, the InAlAs layer 40 was formed on the InGaAs layer 30, and the spin transistor which uses as a channel two-dimensional electronic system 30A formed in an InAlAs/InGaAs heterojunction interface was produced.

[0072] Although [the size and the configuration of the gate electrode G] it is the same as that of the 1st example, the ferromagnetic F2 of Drain D grew epitaxially on the InGaAs layer 30. As for field bearing of the end face which touched the film front face of a ferromagnetic F2, and the channel, all serve as a field (001).

[0073] Like the transistor of the 1st example, although the drain current changed with the sense of magnetization of a ferromagnetic F2, the rate of the change is about 3 times the transistor of the 1st example, and about 35% of MR ratio was observed by the spin transistor of this example. The reason big MR ratio was obtained in this example as compared with the 1st example is considered as follows.

[0074] That is, although it is generated in order that the interfacial resistance of a semi-conductor (channel) / magnetic-substance (F2) interface may depend for MR ratio of a transistor in the magnetization direction of a ferromagnetic F2, the cause for which it depends in the magnetization direction is for the transmission of the electron which penetrates an interface to be dependent on the sense of electronic spin, and originates in the band structure of the magnetic substance.

[0075] Although the electron which band structure is generally expressed in the wave number space called a Brillouin zone, for example, advances under the crystal of Fe in the [001] directions is expressed as a point on ** line of a Brillouin zone, the condition is distinguished with the symmetric property of a wave function, and is usually described by the notation like **1 and **2 using the irreducible representation of group theory.

[0076] Although iron (Fe) band structure is complicated as expressed to drawing 7, a rise spin band has the symmetry of **1 near the Fermi level, and the down spin band has **2, **2', and the symmetry of **5. On the other hand, the band of the electron which advances the inside of an InGaAs channel in the [001] directions has delta symmetric property. Since an electron can advance between bands with the same symmetry, without being reflected, the rise spin electron which advances in the [001] directions can penetrate a semi-conductor (channel) / magnetic-substance (F2) interface, but since an electron cannot advance between bands with different symmetry, a down spin electron is reflected strongly.

[0077] That is, the semi-conductor (channel) / magnetic-substance (F2) interface of the [001] directions have a strong spin dependency, and, for that reason, it is thought with this component that high MR ratio was obtained.

[0078] With the transistor of the 1st example, although the spin dependency of a semi-conductor (channel) / magnetic-substance (F2) interface was relatively small since a ferromagnetic F2 was the polycrystalline substance, in the transistor of this example, it is thought that this spin dependency became still larger and MR ratio also became large.

[0079] (The 3rd example) Next, the spin transistor with which Source S consists of a compound semiconductor is explained as the 3rd example of this invention.

[0080] Drawing 8 is a mimetic diagram showing the important section configuration of the spin transistor of this example. That is, in the cross-section configuration and this drawing (b), this drawing (a) expresses the flat-surface configuration, respectively.

[0081] Also in this example, the InAlAs layer 40 was formed on the InGaAs layer 30, and the spin transistor which uses as a channel two-dimensional electronic system 30A formed in an InAlAs/InGaAs

heterojunction interface was produced.

[0082] However, in this example, gallium arsenide GaAs was prepared as the source S. The size and the configuration of the gate electrode G presupposed that it is the same as that of the 1st and 2nd examples.

[0083] According to the sense of magnetization of a ferromagnetic F2, a drain current changes 1st and 2nd similarly [in the transistor of this example].

[0084] Here, when the light L which carried out the right-handed circularly polarized light to GaAs of Source S was irradiated, the sense of magnetization of a ferromagnetic F2 was reversed and change of a drain current was measured, 50% of MR ratio was observed. The electron of the rate of high polarization is excited by the circular polarization of light in GaAs of Source S, and the reason to which MR ratio became large is considered to be because for it to have been poured into the channel section C. Although it is clear from this principle of operation, the transistor of this example can also be used as a circular polarization of light sensing element.

[0085] (The 4th example) Next, Source S explains the spin transistor which has a tunnel junction as the 4th example of this invention.

[0086] Drawing 9 is a mimetic diagram showing the important section cross-section configuration of the spin transistor of this example.

[0087] Also in this example, the InAlAs layer 40 was formed on the InGaAs layer 30, and the spin transistor which uses as a channel two-dimensional electronic system 30A formed in an InAlAs/InGaAs heterojunction interface was produced.

[0088] However, the magnetic tunnel junction of the laminated structure which consists of an iron cobalt (FeCo) alloy / a (Aluminum aluminum) oxide film / iron (Fe) was prepared as the source S. An electron is supplied to the channel section C of the two-dimensional electron gas of an InAlAs/InGaAs junction interface from this magnetic tunnel junction. Point contact QP was formed between the channel section C and a ferromagnetic F2 by carrying out patterning of the gate electrode G like the 1st thru/or the 3rd example. Moreover, the FeNi alloy was prepared in Drain D as a ferromagnetic.

[0089] In order that the cross-section configuration of a transistor might perform efficient electron injection to the two-dimensional electronic channel section C, as expressed to drawing 9, it was made into the shape of a mesa, and formed Source S and Drain D in the side face. Here, the channel length of a transistor set to 1 micrometer, and channel width was set to 5 micrometers.

[0090] The magnetic substance Fe of the upper and lower sides in the laminated structure prepared in Source S and FeCo were made to magnetize in this direction. As for this transistor, a drain current changes according to the sense of magnetization of the ferromagnetic FeNi of Drain D. MR ratio showed 38% at the time of gate voltage VG=1V and drain electrical-potential-difference VD=0.5V.

[0091] **** of the electron poured into the channel section C from the source S which consists of a magnetic tunnel junction as a reason to which MR ratio became large in this example edited by spin is considered because it becomes large as compared with the case of only the magnetic substance like the 1st example.

[0092] Furthermore, improvement in same MR ratio was accepted also in the spin transistor which has structure which was expressed to drawing 10. namely, the magnetic tunnel junction which was prepared in Source S in the case of the transistor with which it expressed to this drawing -- iron (Fe) -- it has a laminated structure called /golden (Au) / iron (Fe) / (Aluminum aluminum) oxide film / aluminum (aluminum). Iron (Fe) / golden (Au) / iron (Fe) which is a part of this laminated structure are the so-called "spin bulb" structures. However, in the case of this example, the two-layer iron in this spin bulb film (Fe) was magnetized in this direction, respectively.

[0093] It thinks because the electronic rate of spin polarization at which the reason MR ratio becomes large is poured into the channel section C becomes high [the case of the transistor with which it expressed to drawing 10].

[0094] (The 5th example) Next, the spin transistor with which Source S and Drain D consist of a magnetic semiconductor is explained as the 5th example of this invention.

[0095] Drawing 11 is a mimetic diagram showing the important section cross-section configuration of

the spin transistor of this example.

[0096] Also in this example, the InAlAs layer 40 was formed on the InGaAs layer 30, and the spin transistor which uses as a channel two-dimensional electronic system 30A formed in an InAlAs/InGaAs heterojunction interface was produced.

[0097] However, Source S and Drain D consisted of gallium manganese and an arsenic magnetic semiconductor GaMnAs, respectively, and the spin transistor with which point contact QP is formed was produced by carrying out patterning of the gate electrode G.

[0098] Epitaxial membrane formation of the GaMnAs was carried out using the molecular beam epitaxy method. Channel length set to 1 micrometer and channel width was set to 5 micrometers.

[0099] With the transistor of this example, MR ratio showed 50%. According to GaMnAs of Source S, and an interface with the channel section C, loss of the spin information by spin reversal etc. cannot take place easily, and the reason whose MR ratio improved greatly is considered because the electron of the rate of high polarization can be poured into the channel section C, in case an electron is poured into the channel section C from GaMnAs, since there is little turbulence of a crystal.

[0100] Moreover, the same way, loss of the spin information on the electron which flows through point contact QP also in Drain D since there is little turbulence of the crystal in an interface with the channel section C cannot break out easily, and it is thought that it has contributed to improvement in MR ratio.

[0101] In the above, the gestalt of operation of this invention was explained, referring to an example. However, this invention is not limited to these examples. For example, it is included by the range of this invention, as long as it can carry out this invention similarly and the same effectiveness can be acquired about configurations and the quality of the materials, such as the concrete dimension relation and the concrete ingredient of each element which constitutes a spin transistor, other substrates, an electrode, a conductivity type, a dopant, and discontinuous construction, when this contractor chooses from a public domain suitably.

[0102] Moreover, components, such as a ferromagnetic in the spin transistor of this invention, the channel section, and the spin polarization section, are good also as structure which could form as a monolayer, respectively or carried out the laminating of the two or more layers.

[0103] In addition, all the spin transistors that this contractor can carry out by carrying out a design change suitably belong to the range of this invention similarly based on the spin transistor mentioned above as a gestalt of operation of this invention.

[0104]

[Effect of the Invention] As explained in full detail above, according to this invention, a spin polarization electron is poured into channel fields, such as a two-dimensional electron gas system, from the source, the component which MR ratio can be large and can use can be offered by forming point contact between a channel field and a drain in the spin FET from which a drain current changes with the sense of magnetization of the magnetic substance which constitutes a drain, and the merit on industry is great.

[Translation done.]

* NOTICES *

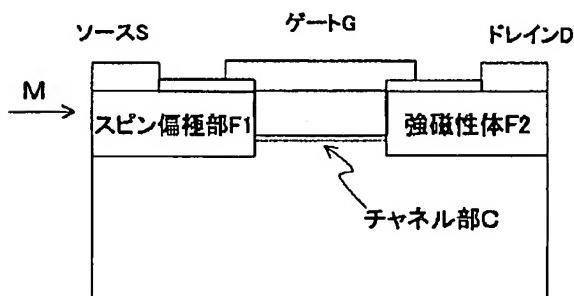
JPO and INPI are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

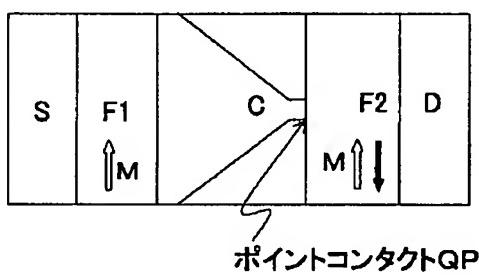
DRAWINGS

[Drawing 1]

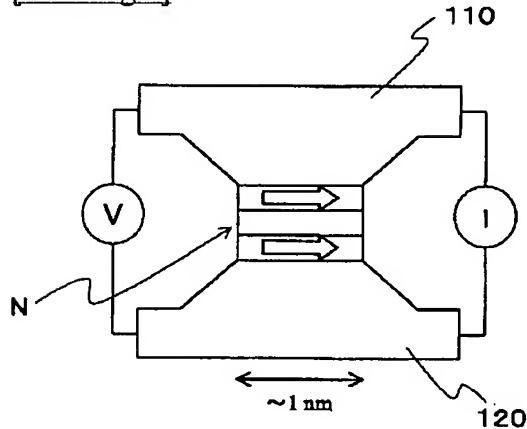
(a)



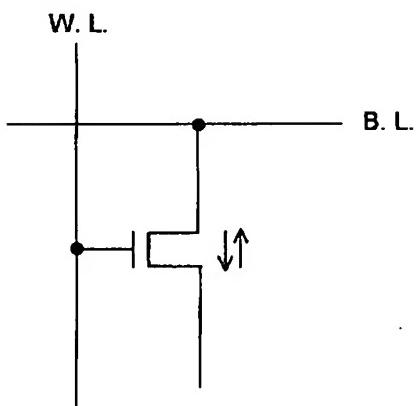
(b)



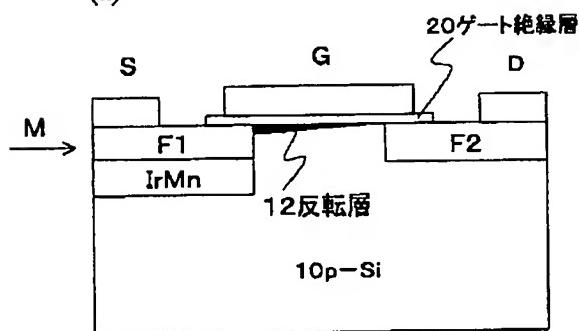
[Drawing 2]



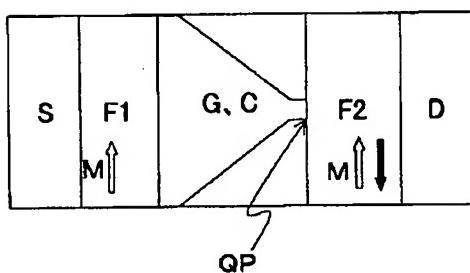
[Drawing 3]



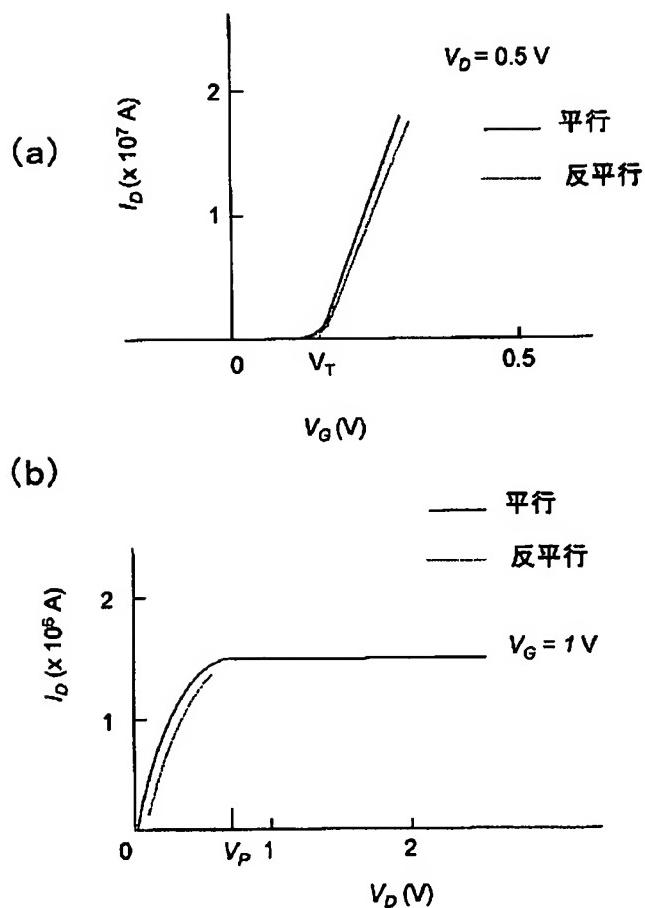
[Drawing 4]
(a)



(b)

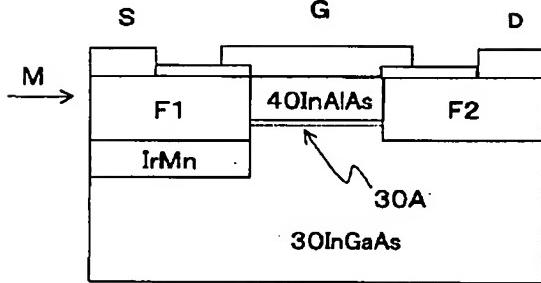


[Drawing 5]

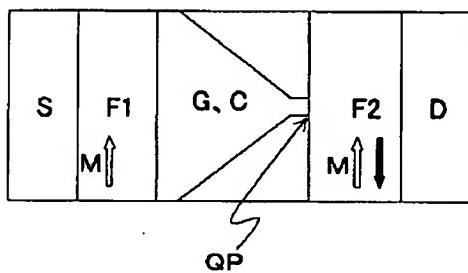


[Drawing 6]

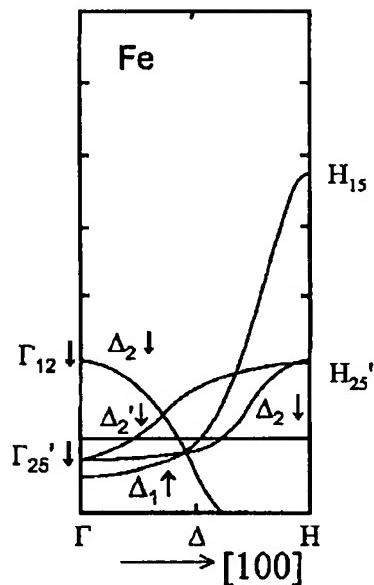
(a)



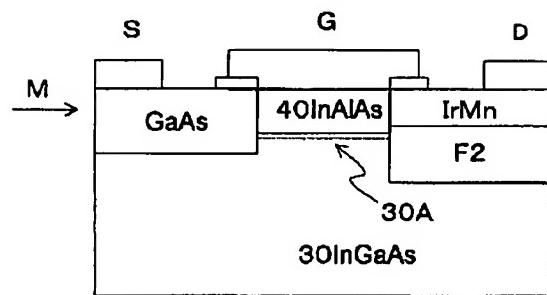
(b)



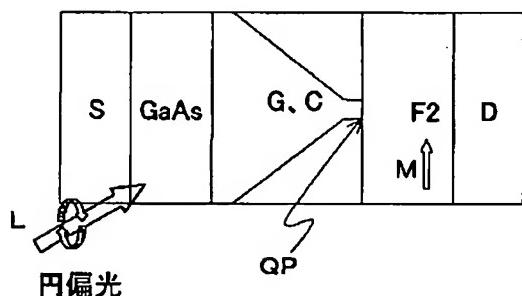
[Drawing 7]



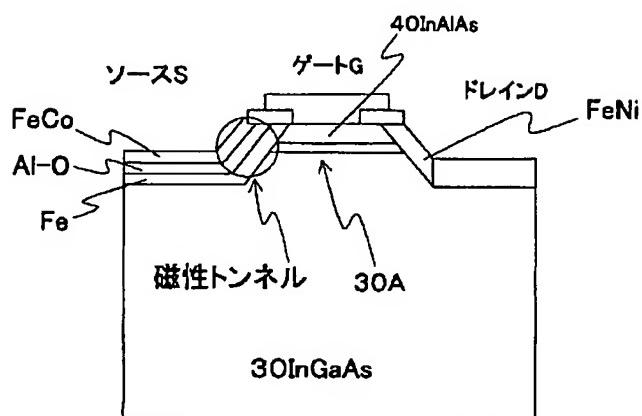
[Drawing 8]
(a)



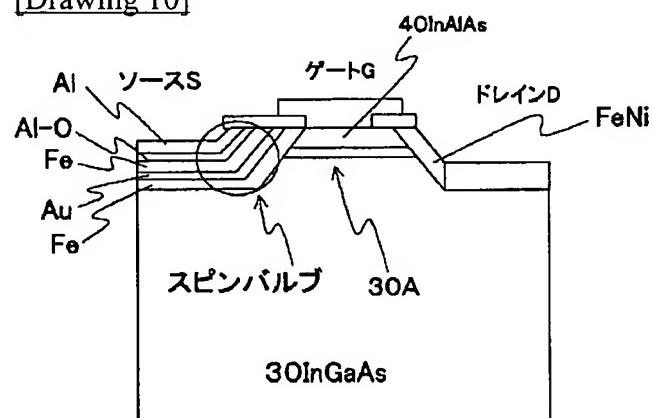
(b)



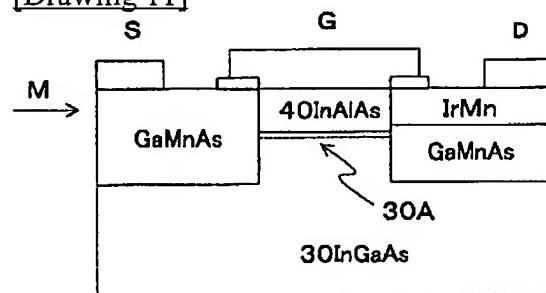
[Drawing 9]



[Drawing 10]

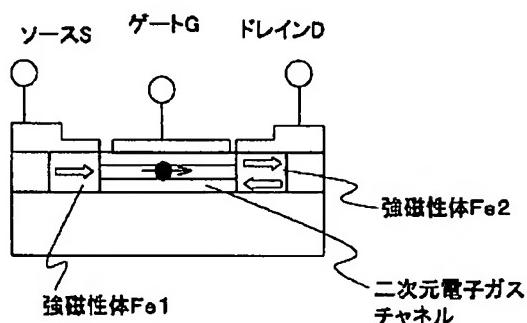


[Drawing 11]

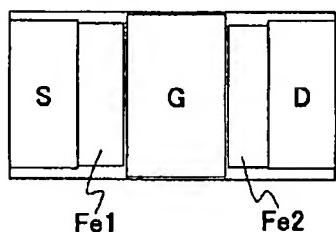


[Drawing 12]

(a)



(b)



[Translation done.]

* NOTICES *

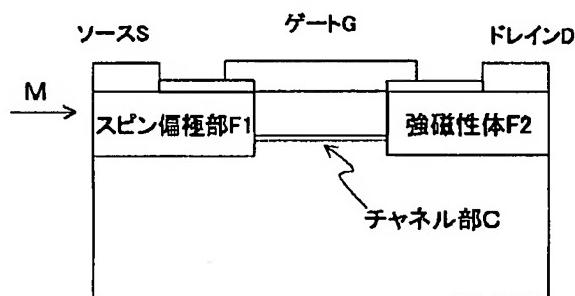
JPO and INPI are not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

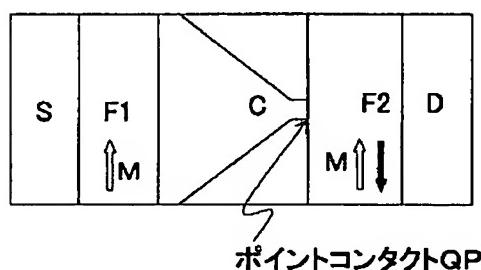
DRAWINGS

[Drawing 1]

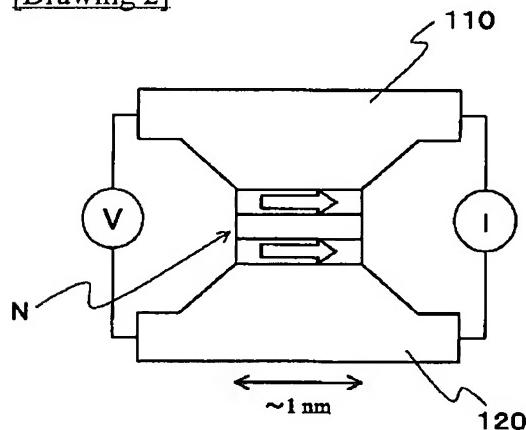
(a)



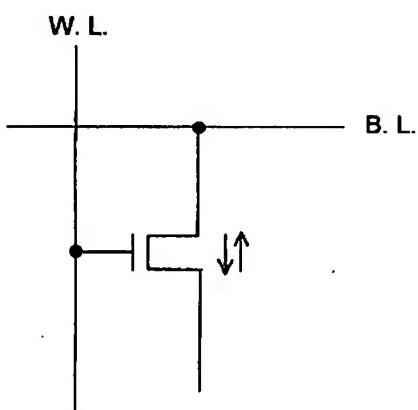
(b)



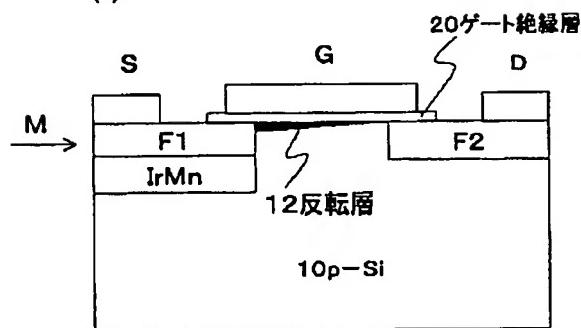
[Drawing 2]



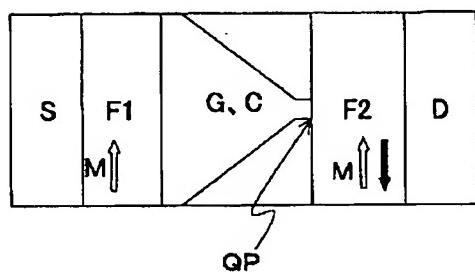
[Drawing 3]



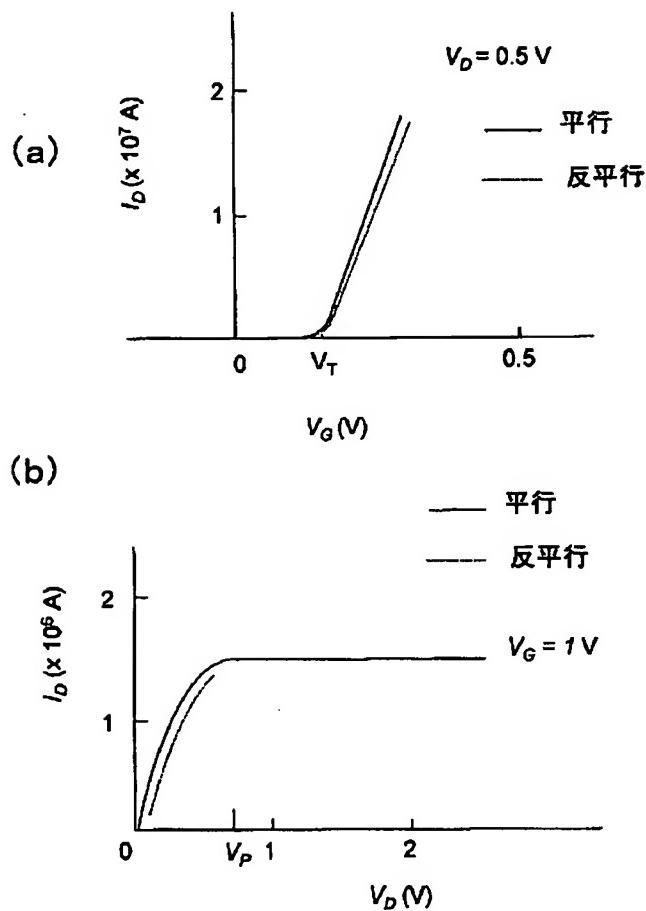
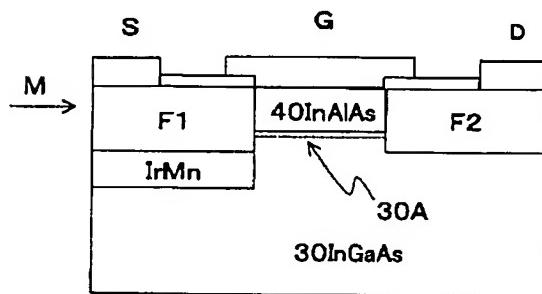
[Drawing 4]
(a)



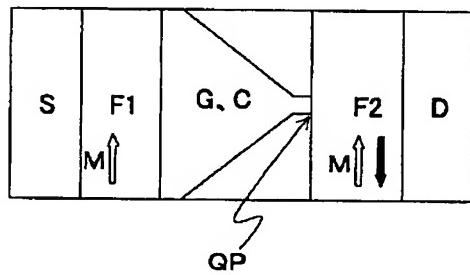
(b)



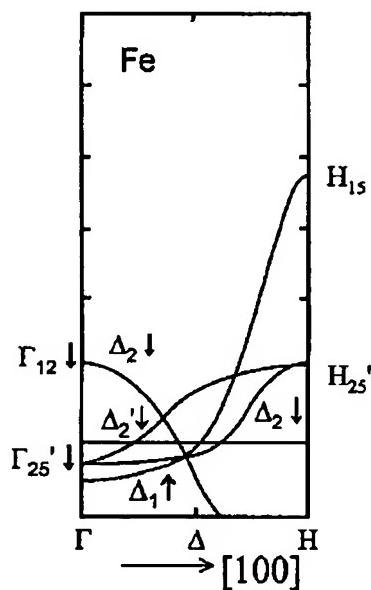
[Drawing 5]

[Drawing 6]
(a)

(b)

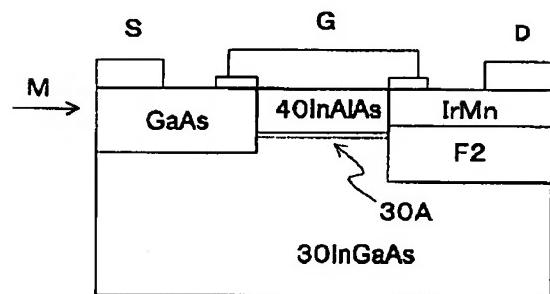


[Drawing 7]

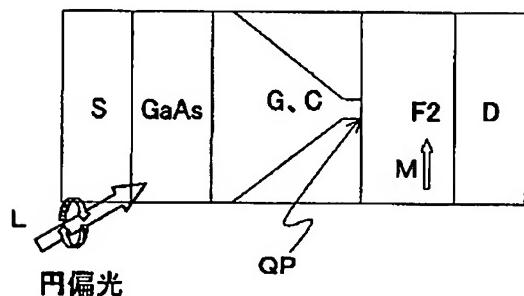


[Drawing 8]

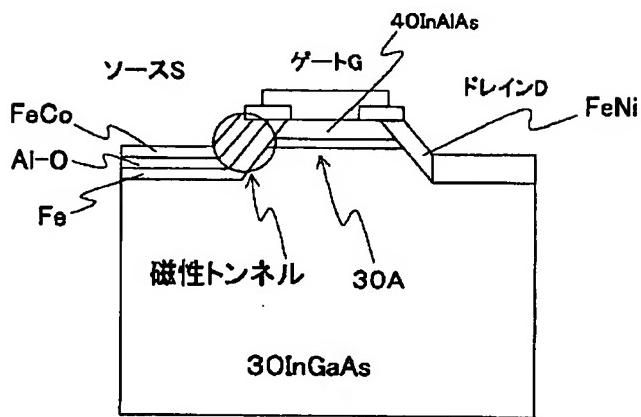
(a)



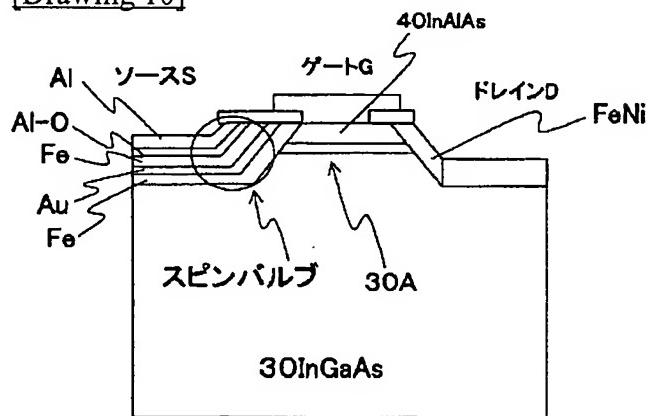
(b)



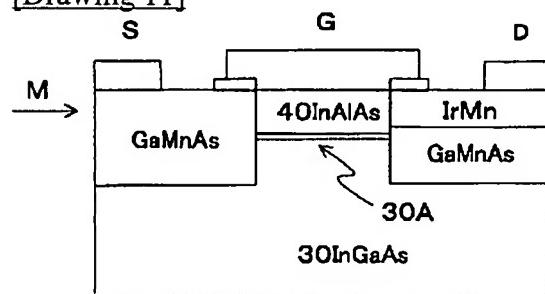
[Drawing 9]



[Drawing 10]

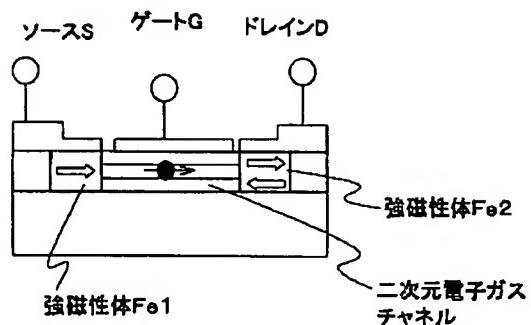


[Drawing 11]

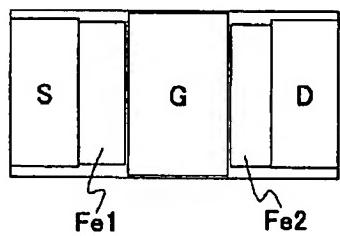


[Drawing 12]

(a)



(b)



[Translation done.]

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2003-92412

(P2003-92412A)

(43)公開日 平成15年3月28日 (2003.3.28)

| | | | |
|---------------------------|------|--------------|-------------|
| (51) Int.Cl. ⁷ | 識別記号 | F I | マークコード(参考) |
| H 01 L 29/82 | | H 01 L 29/82 | Z 5 F 0 4 9 |
| G 11 C 11/16 | | G 11 C 11/16 | 5 F 0 8 3 |
| H 01 L 21/338 | | H 01 L 29/66 | Z 5 F 1 0 2 |
| 27/105 | | 27/10 | 4 4 7 |
| 29/66 | | 29/80 | A |

審査請求 未請求 請求項の数 7 O L (全 11 頁) 最終頁に続く

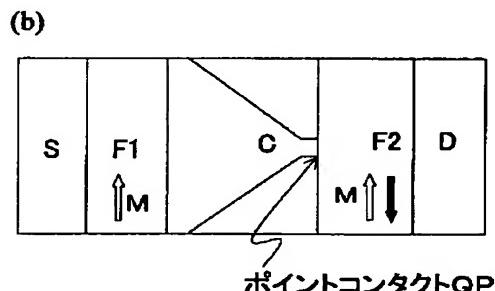
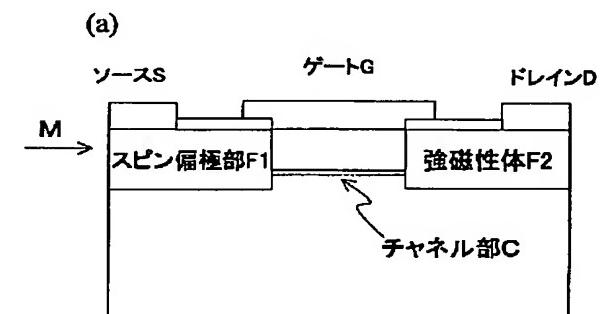
| | | |
|----------|-----------------------------|---|
| (21)出願番号 | 特願2001-281043(P2001-281043) | (71)出願人 000003078 株式会社東芝 東京都港区芝浦一丁目1番1号 |
| (22)出願日 | 平成13年9月17日 (2001.9.17) | (72)発明者 佐藤 利江 神奈川県川崎市幸区小向東芝町1番地 株式会社東芝研究開発センター内 |
| | | (72)発明者 水島 公一 神奈川県川崎市幸区小向東芝町1番地 東芝リサーチコンサルティング株式会社 |
| | | (74)代理人 100088487 弁理士 松山 允之 (外1名) |
| | | 最終頁に続く |

(54)【発明の名称】スピントランジスタ

(57)【要約】

【課題】 ドレイン電流の磁化依存性が大きく高速読み出しに優れたスピントランジスタを提供することを目的とする。

【解決手段】 スピノ偏極した電子を生成するスピノ偏極部(F1)を有するソース部(S)と、磁性体(F2)を有するドレイン部(D)と、前記ソース部から前記ドレイン部に電子を導くチャネル部(C)と、を備え、前記チャネル部と前記ドレイン部との間にポイントコンタクト(QP)が設けられたスピントランジスタを提供することにより、高いMR比が得られ、従来よりも磁気検出感度や読み出し速度を大幅に改善することが可能となる。



【特許請求の範囲】

【請求項1】スピン偏極した電子を生成するスピン偏極部を有するソース部と、
磁性体を有するドレイン部と、
前記ソース部から前記ドレイン部に電子を導くチャネル部と、
を備え、
前記チャネル部と前記ドレイン部との間にポイントコンタクトが設けられたことを特徴とするスピントランジスタ。

【請求項2】スピン偏極した電子を生成するスpin偏極部を有するソース部と、
磁性体を有するドレイン部と、
半導体層に電圧を印加することにより、前記ソース部から前記ドレイン部に電子を導くチャネル部を形成するゲート電極と、
を備え、
前記ゲート電極の形状にくびれ部を与えることにより前記チャネル部と前記ドレイン部との間にポイントコンタクトが形成されることを特徴とするスピントランジスタ。

【請求項3】前記スピン偏極部は、円偏光した光の照射によりスピン偏極した電子を励起する化合物半導体からなることを特徴とする請求項1または2に記載のスピントランジスタ。

【請求項4】前記スpin偏極部及び前記磁性体の少なくともいずれかは、一定の結晶方位に配向した鉄(Fe)、ニッケル(Ni)、コバルト(Co)あるいはこれらを含有する合金からなることを特徴とする請求項1または2に記載のスピントランジスタ。

【請求項5】前記ソース部は、トンネル接合を有することを特徴とする請求項1～4のいずれか1つに記載のスピントランジスタ。

【請求項6】前記スpin偏極部及び前記磁性体の少なくともいずれかは、化合物磁性半導体からなることを特徴とする請求項1または2に記載のスピントランジスタ。

【請求項7】前記チャネル部は、半導体中に形成される2次元電子ガス領域であることを特徴とする請求項1～6のいずれか1つに記載のスピントランジスタ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、スピントランジスタに関し、より詳細には、高密度磁気記録読み出し用磁気ヘッドなどの磁気センサー、磁性RAM(MRAM: Magnetic Random Access Memory)あるいは磁性ROM(MROM: Magnetic Read Only Memory)などの高密度記憶素子、光検出素子などとして用いて好適なスピントランジスタに関する。

【0002】

【従来の技術】磁気記録の高密度化および高速化は、磁

気記録媒体の改良と並んで、磁気記録装置の進歩、なかでも磁気記録の書き込みおよび読み出しに用いられる磁気ヘッドの進歩に負うところが多い。例えば、磁気記録媒体の小型化、大容量化に伴って、磁気記録媒体と読み出し用磁気ヘッドとの相対速度は小さくなるが、その場合でも大きな出力が取り出せる新しいタイプの読み出し用磁気ヘッドとして、巨大磁気抵抗効果ヘッド(Giant MagnetoResistance effect: GMRヘッド)の開発が進められている。

【0003】GMRヘッドは従来のMR (MagnetoResistance effect) ヘッドと比較して、磁気抵抗変化率(MR比)が大きく優れた特性を持っている。そして、最近、より優れた特性が期待されるトンネル接合型のGMRヘッドが急速に注目を集めている。

【0004】従来の磁気記録媒体は、磁気ディスクすなわちファイルメモリとして機能し、その情報はいったんコンピュータ本体の半導体メモリ(DRAM、SRAM)に読み込まれた後利用される。半導体メモリは、多くの優れた特性を持っているが、記憶保持のために大量の電力を消費するという大きな欠点も持っている。近年、記憶保持のための電力が必要ないフラッシュメモリやFRAM(Ferroelectric Memory: 誘電体メモリ)などの開発が進められているが、いずれも書き換え回数が限定されるという大きな欠点を持っている。

【0005】一方で、実質的に書き換えが無限に繰り返し可能な磁気メモリ(MRAM)の開発も始められているが、その実現のためには大きなMR比を示す材料あるいはデバイスの開発が望まれている。従来のスピントランジスタ膜に比べてより大きなMR比を示す素子として、「磁性体トンネル接合素子」が注目され、それらを用いて、あるいはそれらとMOS型トランジスタとを組み合わせることによって磁気ヘッドや磁気メモリを形成する試みが進められている。

【0006】さらに磁性体トンネル接合素子に比べさらに優れた特性が期待されるスピントランジスタやスピントランジスタの開発が始まっている。このようなスピントランジスタは、例えば、S. DattaらによりAppl. Phys. Lett., 56, (1990) p. 665に開示されている。

【発明が解決しようとする課題】図12は、従来のスピントランジスタの要部構成を表す模式図であり、同図(a)はその断面構成、同図(b)はその平面構成を表す模式図である。

【0007】このトランジスタは、ソースSの一部をなす強磁性体Fe1と、ドレインDの一部をなす強磁性体Fe2と、これらの間に設けられた半導体層に形成される2次元電子ガスチャネル部Cと、をその基本構成としている。

【0008】ソース側の強磁性体Fe1の磁化方向に応じて、スピン偏極した電子がチャネル部Cに注入される。

3

一方、ドレイン電流の大きさは、ドレンINの一部を構成する強磁性体F2の磁化の向きにより変化する。そして、強磁性体F2が強磁性体F1と同じ向きに磁化されている場合にはチャネル電流は流れやすく、一方逆向きに磁化されている場合にはチャネル電流は流れにくい。

【0009】すなわち、強磁性体Fe1の磁化方向に対する強磁性体Fe2の磁化の方向に応じてチャネル電流が変化するという特性を有する。従って、磁気センサなどの用途に用いることが可能である。

【0010】しかしながら、図12に例示したような従来のスピントランジスタは、強磁性体Fe2磁化の向きによる電流変化が小さく、このために、高速読み出しが困難であるという大きな欠点を有していた。

【0011】本発明は、かかる課題の認識に基づいてなされたものであり、その目的は、ドレン電流の磁化依存性が大きく高速読み出しに優れたスピントランジスタを提供することにある。

【課題を解決するための手段】上記目的を達成するため、本発明の第1のスピントランジスタは、スピニ偏極した電子を生成するスピニ偏極部を有するソース部と、磁性体を有するドレイン部と、前記ソース部から前記ドレイン部に電子を導くチャネル部と、を備え、前記チャネル部と前記ドレイン部との間にポイントコンタクトが設けられたことを特徴とする。

【0012】また、本発明の第2のスピントランジスタは、スピニ偏極した電子を生成するスピニ偏極部を有するソース部と、磁性体を有するドレイン部と、半導体層に電圧を印加することにより、前記ソース部から前記ドレイン部に電子を導くチャネル部を形成するゲート電極と、を備え、前記ゲート電極の形状にくびれ部を与えることにより前記チャネル部と前記ドレイン部との間にポイントコンタクトが形成されることを特徴とする。

【0013】上記第1及び第2のトランジスタの構成によれば、ポイントコンタクトを設けることにより、高いMR比が得られ、従来よりも磁気検出感度や読み出し速度を大幅に改善することが可能となる。

【0014】 なおここで、「ポイントコンタクト」とは、スピン偏極した電子に対して量子効果が生ずるサイズに限定された接合部のことをいい、そのサイズすなわち電子の流れる方向に対して垂直な方向の長さは、電子の波長程度あるいはそれ以下であるものとする。

【0015】例えば、チャネル部が半導体により形成され、その半導体中における電子の波長が10nmの場合には、ポイントコンタクトのサイズは、10nmあるいはそれ以下とする。

【0016】また、上記第2のスピントランジスタの場合、ゲート電極を加工することにより確実且つ容易に微細なポイントコンタクトを形成することができる。

【0017】また、前記スピニ偏極部は、円偏光した光の照射によりスピニ偏極した電子を励起する化合物半導

体からなるものとすれば、偏光検出素子として用いることができる。

【0018】また、前記スピニ偏極部及び前記磁性体の少なくともいずれかは、一定の結晶方位に配向した鉄(Fe)、ニッケル(Ni)、コバルト(Co)あるいはこれらを含有する合金からなるものとすれば、強い磁化が容易に得られ、高いMR比が得られ、感度が高く、動作の安定したスピントランジスタを実現できる。

【0019】また、前記ソース部は、トンネル接合を有するものとすれば、チャネル部に供給する電子のスピントン偏極率をさらに高くすることが可能となる。

【0020】また、前記スピinn偏極部及び前記磁性体の少なくともいずれかは、化合物磁性半導体からなるものとすれば、チャネル部などを構成する半導体層との整合性が良く、エピタキシャル成長なども容易となるために、スピinn偏極した電子の注入効率を高くすることができる。

【0021】また、前記チャネル部は、半導体中に形成される2次元電子ガス領域であるものとすれば、チャネル部において散乱により電子がスピントランジスタにおいて、磁化の方向の変化に伴うドレイン電流の変化が小さい原因として、次の3つの要因が挙げられることが判明した。

【0022】まず第1の要因は、磁化の向きに依存するチャネル部CとドレインDとの間の界面抵抗が、磁化の向きに依存しないチャネル部Cの抵抗に比較して小さいことである。すなわち、ドレイン電流の大きさはソース／ドレイン間に印加した電圧とソース／ドレイン間の抵抗値とによって決まるが、後者はソース／チャネルおよびチャネル／ドレイン間の界面抵抗とチャネル部の抵抗の和になっており強磁性体F2磁化の向きに依存するのはチャネル／ドレイン間の界面抵抗のみである。

【0023】すなわち、ドレン電流の磁化方向依存性（素子のMR（Magneto-resistance）比）を増大させるためには、チャネル／ドレン間の界面抵抗を増大させることが必要である。

【0024】素子のMR比が小さい第2の要因は、界面抵抗の磁化方向依存性そのものが小さいことである。従って、何らかの手段により、磁化方向依存性を増大させることが必要である。

【0025】第3の要因は、ソースからチャネルに注入される電子のスピン偏極率が小さいことである。素子のMR比は、チャネルを伝導し、ドレインに流れる電子のスピン偏極率とドレインの強磁性体のスピン偏極率とに依存する。従って、何らかの方法で、スピン偏極率の高い電子をソースからチャネルに注入することによって、よりMR比を高めることができる。

【0026】以上の考察の結果、本発明者は、チャネル／ドレン接合部に半導体／金属接合からなる「ポイン

トコンタクト」を採用することにより、上述の第1と第2の要因に起因した従来型スピントランジスタの欠点を取り除くことに想到した。

【発明の実施の形態】以下、図面を参照しつつ本発明の実施の形態について説明する。

【0028】図1は、本発明の実施の形態にかかるスピントランジスタの要部構成を表す模式図である。すなわち、同図(a)はその断面構成、同図(b)はその平面構成をそれぞれ表す。

[100291] 本発明のトランジスタは、ソースSの一部をなすスピニ偏極部F1と、ドレインDの一部をなす強磁性体F2と、これらの間に設けられた半導体層に形成されるチャネル部Cと、をその基本構成としている。

【0030】ソースSに設けられたスピニ偏極部F1は、スピニ偏極した電子を生成する作用を有し、例えば、図12に表したような強磁性体からなるものその他にも、後に詳述するように、化合物磁性半導体や、円偏光によりスピニ偏極する電子を生成する化合物半導体なども包含される。

【0031】ソースSからチャネル部Cへのスピニ偏極電子の注入は、図12に例示した従来のトランジスタと同様である。すなわち、ソース側のスピニ偏極部F1の磁化方向に応じて、スピニ偏極した電子がチャネル部Cに注入される。そして、ドレインDの一部を構成する強磁性体F2がスピニ偏極部F1と同じ向きに磁化されている場合にはチャネル電流は流れやすく、一方逆向きに磁化されている場合にはチャネル電流は流れにくい。

【0032】そして、本発明のトランジスタの場合、チャネル部CとドレインDとの間にポイントコンタクトQPが形成されている。ポイントコンタクトQPは、強磁性体に対して量子サイズ効果が生じうる程度の微細なコンタクトを設けたものである。つまり、本発明のトランジスタの場合、ドレインDの一部を構成する強磁性体F2に対して、このような微細なコンタクトを形成してチャネル部Cから電子を与えるようにする。

【0033】以下、本発明における「ポイントコンタクト」の概念についてまず説明する。

【0034】図2は、磁性体により構成されたポイントコンタクト素子の参考例を表す概念図である。

【0035】この素子は、上下の磁性電極110、12

0の間にくびれ部Nをもつ2端子素子であり、上下電極の磁化の向きにより抵抗が変化する。抵抗の変化率として数100%というきわめて大きな値がこれまでに報告されているが、大きな変化率を示す理由は、量子化された電子のパリスティック伝導に伴う現象として説明されている。ポイントコンタクトは、大きな抵抗変化率を示す優れた素子であるが、それを作製するには電子の波長程度のくびれ部Nを作製することが必要となる。金属中の伝導電子の波長は1nm程度であるが、幅1nm程度のくびれ部を再現性良く作製することは、現在の技術では困難なため、この素子は基礎研究の段階に留まっている。

【0036】なお、このようなポイントコンタクト素子を開示したものとしては、2つの針状のニッケル(Ni)を付き合わせた磁気微小接点、あるいは2つのマグネタイトを接触させた磁気微小接点が、それぞれ、文献 N. Garcia, M. Munoz, and Y.-W. Zhao, Physical Review Letters, vol. 82, p2923 (1999) および J. J. Ver sluijs, M. A. Bari and J. M. D. Coey, Physical Review Letters, vol. 87, n26601-1 (2001) に開示されている。

【0037】再び図1に戻って説明を続けると、このようなポイントコンタクトQPをスピントランジスタに設けることにより、ドレインDの一部を構成する強磁性体F2磁化の向きによる電流変化を飛躍的に大きくし、高速読み出しも可能となる。

【0038】ポイントコンタクトQPは、例えば、ゲート電極Gの形状を図1のチャネル部Cの形状とすることにより実現できる。すなわち、図1(b)のチャネル部Cに対応してドレインDに向かって収束する形状のゲート電極Gを形成する。

【0039】このようなゲート電極Gにゲート電圧を印加すると、チャネルとなる半導体層のうち、ゲート電極Gの形状に対応した領域において空乏化あるいは反転が生じ、チャネル部Cが形成される。このようにして形成されたチャネル部Cのポテンシャル障壁により、電子をくびれ部、すなわちポイントコンタクトQPに閉じ込めることができる。半導体内の電子の波長は10nm以上あるので、くびれ部すなわちポイントコンタクトQPの幅も数10nm程度でよい。このようなサイズの、ポイントコンタクトQPの形成は現在の技術で十分可能である。

【0040】また、ポイントコンタクトQPは、チャネルを構成する半導体層をパターニングすることによっても実現することができる。例えば、チャネル部Cとなりうる半導体層をエッチングして図1(b)のチャネル部Cの形状のメサを形成すれば良い。

【0041】あるいは、半導体層に不活性化元素を選択的に注入することにより、図1(b)のチャネル部Cの部分のみを活性領域として残存させてもよい。この場合

の不活性化元素としては、例えば、水素、プロトン、酸素、鉄、及びその他各種の元素を半導体材料に応じて適宜選択して用いることができる。

【0042】本発明によれば、チャネル部CとドレインDとの間にポイントコンタクトQPを設けることにより、チャネル部CとドレインDとの間のコンタクト抵抗がチャネル抵抗に比較して著しく増大し、かつコンタクト抵抗の磁化依存性が上昇するため、ドレイン電流の磁化方向依存性(MR比)を飛躍的に高めることができる。

【0043】このようなスピントランジスタを用いて図3のようなメモリセルを構成すれば、新しいタイプの固体磁気メモリ(MRAM)として利用することが原理的には可能である。

【0044】例えば、スピノン偏極部F1として用いる強磁性体の磁化の向きを固定しておき、(図3では省略されている)書き込み電流により生ずる磁場によって強磁性体F2の磁化をF1の磁化と平行あるいは反平行に遷移させることにより、バイナリーコードを書き込むことができる。コードの読み出しへは、トランジスタのゲートGに繋がったワード線WLに電圧を印加してトランジスタをオン(ON)状態にし、ビット線BLを流れるドレイン電流を観測することにより強磁性体F2磁化の向きを検出することができる。

【0045】磁性トンネル接合を用いた従来のMRAMでは、1ビットの構成要素として1個のトンネル接合と1個のトランジスタが必要であったのに対して、図3に表したメモリセルの場合、1個のトランジスタのみで1ビットを構成することができる。

【0046】しかも、本発明によれば、スピントランジスタの強磁性体F2磁化の向きによる電流変化が大きく、このために、高速読み出しも可能となる点でさらに有利である。

【0047】一方、ドレイン電流の磁化方向依存性(MR比)は、ソースSからチャネル部Cに注入される電子のスピノン偏極率にも依存する。鉄(Fe)、コバルト(Co)などの強磁性体中に存在する伝導電子のスピノン偏極率は高々50%程度なので、これらスピノン偏極部F1からチャネル部Cに注入される電子の偏極率も高々50%程度である。

【0048】より高いスピノン偏極率の電子を注入するために、本発明の一形態においては、ソースSに化合物半導体を用いる。円偏光を照射することにより化合物半導体内に高いスピノン偏極率の電子を励起し、その電子をチャネル部Cに注入することにより素子のMR比をさらに高めることができる。

【0049】また、ソースSに磁性トンネル接合を用いることによって、よりスピノン偏極率の高い電子をチャネルに注入し、MR比を高めることができる。

【0050】なお、電子がスピノン情報を喪失せずにソ

SからドレインDに達するためには、チャネル部Cにおける散乱を抑制する必要がある。この観点からは、チャネル部Cは、いわゆる2次元電子ガスが形成される条件を満たすことが望ましい。

【0051】また、スピノン偏極部F1及びF2の材料としては、鉄(Fe)、コバルト(Co)、ニッケル(Ni)などの単体、または、鉄(Fe)、コバルト(Co)、ニッケル(Ni)、クロム(Cr)の少なくともいずれかの元素を含む合金、または、「ペーマロイ」と

呼ばれるNiFe系合金、あるいは、CoNbZr系合金、FeTaC系合金、CoTaZr系合金、FeAlSi系合金、FeB系合金、CoFeB系合金などの軟磁性材料、ホイスラー合金やCr₂O₃、Fe₃O₄、La_{1-x} Sr_x MnO₃などのハーフメタル磁性体を用いることができる。すなわち、これらの材料のうちから、トランジスタの半導体材料や用途に応じた特性を有するものを適宜選択して用いればよい。

【0052】

【実施例】以下、実施例を参照しつつ本発明の実施の形態についてさらに詳細に説明する。

【0053】(第1の実施例)まず、本発明の第1の実施例として、Si(シリコン)-MOS(Metal-Oxide-Semiconductor)反転層をチャネルとするスピントランジスタについて説明する。

【0054】図4は、本実施例のスピントランジスタの要部構成を表す模式図である。すなわち、同図(a)はその断面構成、同図(b)はその平面構成をそれぞれ表す。

【0055】本実施例においては、p型シリコン基板10の上にゲート絶縁層20を設け、ゲートGに電圧を印加するとこの直下に反転層12が形成されるMOSトランジスタの構造を採用した。

【0056】ソースS及びドレインDには、いずれも厚さ200nmの鉄(Fe)からなる強磁性層F1、F2を用いている。さらに、ソースS側のF1膜の磁化を、反強磁性体であるイリジウム・マンガン層IrMnからの交換磁場により、同図の矢印Mの方向に固定させていく。一方、ドレインDの強磁性体膜F2の磁化は外部磁場により面内で回転することができる。

【0057】このトランジスタのチャネル長は1μm、チャネル幅は5μmであり、ゲート絶縁膜20を介してアルミニウム(A1)ゲート電極Gが形成されている。

【0058】ゲート電極Gの形状は、幅50nmのくびれ部QPを持った特殊形状をしている。ゲート電極Gに正電圧を印加すると、ゲート電極Gの直下にチャネル部(反転層)Cが形成されドレイン電流が流れるが、その電流がドレインDを構成する強磁性体層F2の磁化の向きにより変化する。

【0059】電子の波長程度の細いくびれ部QPを流れる電子の運動は、くびれ部を通過する方向にはほぼ平行に

進む電子に限定され、かつその波長（およびエネルギー）が量子化されるため、界面抵抗のスピンドル依存性が増大する。

【0060】また、本実施例のトランジスタでは、チャネル部CとドレインDとの間の界面抵抗が、ソースSとチャネル部Cとの間の界面抵抗およびチャネル抵抗に比較して十分大きくなっている。

【0061】図5（a）は、本実施例のトランジスタのドレイン電流-ゲート電圧（ $I_D - V_G$ ）特性を表すグラフ図である。ここで、ドレイン電圧 V_D は0.5Vに固定した。また、図中の実線はドレインDの強磁性体F2の磁化がソースSの強磁性体F1の磁化に対して平行な場合、点線は反平行な場合をそれぞれ表す。

【0062】このグラフから分かるように、ゲート電圧が閾値電圧（ $V_T \sim 0.12V$ ）を超えるとドレイン電流が流れはじめ、磁化の向きによる電流の変化（MR比）は約12%であった。

【0063】図5（b）は、ドレイン電流-ドレイン電圧（ $I_D - V_D$ ）特性を表すグラフ図である。ここで、ゲート電圧 V_G は1Vに固定した。また、図5（a）と同様に、実線はドレインDの強磁性体F2の磁化がソースSの強磁性体F1の磁化に対して平行な場合、点線は反平行な場合をそれぞれ表す。

【0064】ピンチオフ電圧 $V_P = V_G - V_T$ 以下では、図5（a）と同様に約12%のMR比が得られているが、 V_D が V_P を超えると急速にMR比が減少し、ドレイン電流はF2の磁化方向に依存しなくなることが観測された。

【0065】 V_D が V_P 以上の飽和領域ではチャネル/ドレイン電極間の空乏化に伴ってポテンシャルバリアが発生し、ドレイン電流はこのバリアの抵抗で決まるため磁化の向きに殆ど依存しなくなると考えられる。

【0066】ここで、本実施例に対する比較例として、ポイントコンタクトQPを除いた他の構成を同一としたSi-MOS反転層をチャネルとするスピントランジスタも試作した。すなわち、この比較例においては、ゲート電極Gの形状を図1（b）の如く収束形状とはせず、通常のトランジスタと同様にチャネル半導体層の上に全面に亘って設けた。

【0067】この比較例のトランジスタの閾値電圧は、本実施例のトランジスタとほぼ同じ0.11Vであったが、ゲート電圧0.2Vにおけるドレイン電流は約1μAに増大した。この素子のMR比は約0.5%と極めて小さかった。

【0068】すなわち、ゲート電極Gをパターニングすることにより形成したポイントコンタクトQPを設けることにより、MR比を大幅に高くすることができることが確認できた。

【0069】（第2の実施例）次に、本発明の第2の実施例として、n型InAlAs/InGaAsからなる

選択ドープヘテロ構造の2次元電子ガスを用いたスピントランジスタを試作した。

【0070】図6は、本実施例のスピントランジスタの要部構成を表す模式図である。すなわち、同図（a）はその断面構成、同図（b）はその平面構成をそれぞれ表す。

【0071】本実施例においては、InGaAs層30の上にInAlAs層40を設け、InAlAs/InGaAsヘテロ接合界面に形成される2次元電子系30Aをチャネルとするスピントランジスタを作製した。

【0072】ゲート電極Gのサイズおよび形状は、第1実施例と同様としたが、ドレインDの強磁性体F2は、InGaAs層30の上にエピタキシャル成長した。強磁性体F2の膜表面およびチャネルと接した端面の面方位は何れも（001）面となっている。

【0073】本実施例のスピントランジスタは、第1実施例のトランジスタと同様に、強磁性体F2の磁化の向きによりドレイン電流が変化するが、その変化の割合は第1実施例のトランジスタの約3倍であり、約35%のMR比が観測された。本実施例において第1実施例と比較して大きなMR比が得られた理由は以下のように考えられる。

【0074】すなわち、トランジスタのMR比は、半導体（チャネル）/磁性体（F2）界面の界面抵抗が強磁性体F2の磁化方向に依存するために生じるが、磁化方向に依存する原因は界面を透過する電子の透過率が電子のスピンドル依存性によるためであり、磁性体のバンド構造に由来している。

【0075】バンド構造は一般に、ブリルアンゾーンと呼ばれる波数空間の中で表現され、例えばFeの結晶中を[001]方向に進む電子はブリルアンゾーンの△線上の点として表現されるが、その状態は波動関数の対称性で区別され、通常群論の既約表現を用いて△1、△2のように記号で記述される。

【0076】図7に表したように、鉄（Fe）のバンド構造は複雑であるが、アップスピンドルはフェルミ準位の近傍で△1の対称性を持ち、ダウスピンドルは△2、△2'、△5の対称性を持っている。一方、InGaAsチャネル中を[001]方向に進む電子のバンドは、△1対称性をもっている。同じ対称性をもつバンド間を電子は反射されずに進むことができる[001]方向に進むアップスピンドル電子は半導体（チャネル）/磁性体（F2）界面を透過できるが、異なる対称性を持つバンド間を電子は進むことができないのでダウスピンドル電子は強く反射される。

【0077】すなわち[001]方向の半導体（チャネル）/磁性体（F2）界面は強いスピンドル依存性を持ち、そのためこの素子では高いMR比が得られたと考えられる。

【0078】第1実施例のトランジスタでは強磁性体F

2が多結晶体のため、半導体（チャネル）／磁性体（F 2）界面のスピニ依存性が相対的に小さかったが、本実施例のトランジスタにおいては、このスピニ依存性がさらに大きくなり、MR比も大きくなったものと考えられる。

【0079】（第3の実施例）次に、本発明の第3の実施例として、ソースSが化合物半導体からなるスピントランジスタについて説明する。

【0080】図8は、本実施例のスピントランジスタの要部構成を表す模式図である。すなわち、同図（a）はその断面構成、同図（b）はその平面構成をそれぞれ表す。

【0081】本実施例においても、InGaAs層30の上にInAlAs層40を設け、InAlAs／InGaAsヘテロ接合界面に形成される2次元電子系30Aをチャネルとするスピントランジスタを作製した。

【0082】但し、本実施例においては、ソースSとしてガリウム砒素GaAsを設けた。ゲート電極Gのサイズおよび形状は、第1及び第2実施例と同様とした。

【0083】本実施例のトランジスタの場合も、第1及び第2実施例と同様に、強磁性体F2の磁化の向きに応じてドレイン電流が変化する。

【0084】ここで、ソースSのGaAsに右円偏光した光Lを照射し、強磁性体F2の磁化の向きを反転させて、ドレイン電流の変化を測定したところ、50%のMR比が観測された。MR比が大きくなった理由は、円偏光によってソースSのGaAs中に高偏極率の電子が励起され、チャネル部Cに注入されたことによると考えられる。この動作原理から明らかであるが、本実施例のトランジスタは、円偏光検出素子として用いることも可能である。

【0085】（第4の実施例）次に、本発明の第4の実施例として、ソースSがトンネル接合を有するスピントランジスタについて説明する。

【0086】図9は、本実施例のスピントランジスタの要部断面構成を表す模式図である。

【0087】本実施例においても、InGaAs層30の上にInAlAs層40を設け、InAlAs／InGaAsヘテロ接合界面に形成される2次元電子系30Aをチャネルとするスピントランジスタを作製した。

【0088】但し、ソースSとして、鉄コバルト（FeCo）合金／アルミニウム（Al）酸化膜／鉄（Fe）からなる積層構造の磁性トンネル接合を設けた。この磁性トンネル接合からInAlAs／InGaAs接合界面の2次元電子ガスのチャネル部Cに、電子が供給される。第1乃至第3実施例と同様に、ゲート電極Gをパーニングすることにより、チャネル部Cと強磁性体F2との間にポイントコンタクトQPを形成した。また、ドレインDには、強磁性体としてFeNi合金を設けた。

【0089】トランジスタの断面形状は、2次元電子チ

ャネル部Cへの効率的な電子注入を行うため、図9に表したようにメサ状とし、その側面にソースS、ドレインDを設けた。ここで、トランジスタのチャネル長は1μm、チャネル幅は5μmとした。

【0090】ソースSに設けた積層構造における上下の磁性体Fe、FeCoは、同方向に磁化させた。このトランジスタは、ドレインDの強磁性体FeNiの磁化の向きに応じてドレイン電流が変化する。ゲート電圧Vg=1V、ドレイン電圧VD=0.5Vのとき、MR比は、38%を示した。

【0091】本実施例においてMR比が大きくなった理由としては、磁性トンネル接合からなるソースSからチャネル部Cに注入された電子のスピニ偏極率が、第1実施例のような磁性体のみの場合と比較して、大きくなるためと考えられる。

【0092】またさらに、図10に表したような構造を有するスピントランジスタにおいても、同様なMR比の向上が認められた。すなわち、同図に表したトランジスタの場合、ソースSに設けられた磁性トンネル接合は、鉄（Fe）／金（Au）／鉄（Fe）／アルミニウム（Al）酸化膜／アルミニウム（Al）という積層構造を有する。この積層構造の一部である、鉄（Fe）／金（Au）／鉄（Fe）は、いわゆる「スピニバルブ」構造である。但し、本実施例の場合、このスピニバルブ膜中の2層の鉄（Fe）は、それぞれ同方向に磁化した。

【0093】図10に表したトランジスタの場合も、MR比が大きくなる理由は、チャネル部Cに注入される、電子のスピニ偏極率が高くなるためと考えられる。

【0094】（第5の実施例）次に、本発明の第5の実施例として、ソースS、ドレインDが磁性半導体からなるスピントランジスタについて説明する。

【0095】図11は、本実施例のスピントランジスタの要部断面構成を表す模式図である。

【0096】本実施例においても、InGaAs層30の上にInAlAs層40を設け、InAlAs／InGaAsヘテロ接合界面に形成される2次元電子系30Aをチャネルとするスピントランジスタを作製した。

【0097】但し、ソースSおよびドレインDが、それぞれガリウム・マンガン・砒素磁性半導体GaMnAsからなり、ゲート電極GをパーニングすることによりポイントコンタクトQPが形成されるスピントランジスタを作製した。

【0098】GaMnAsは、分子線エピタキシー法を用いてエピタキシャル成膜した。チャネル長は1μm、チャネル幅は5μmとした。

【0099】本実施例のトランジスタでは、MR比は50%を示した。MR比が大きく向上した理由は、ソースSのGaMnAsとチャネル部Cとの界面では、結晶の乱れが少ないため、GaMnAsから電子がチャネル部Cに注入される際に、スピニ反転などによるスピニ情報

の喪失が起こりにくく、チャネル部Cに高偏極率の電子を注入できるためと考えられる。

【0100】また同様に、ドレインDにおいても、チャネル部Cとの界面での結晶の乱れが少ないため、ポイントコンタクトQPを介して流入する電子のスピントラニジスタの喪失が起きにくく、MR比の向上に寄与していると考えられる。

【0101】以上、具体例を参照しつつ、本発明の実施の形態について説明した。しかし、本発明は、これらの具体例に限定されるものではない。例えば、スピントランジスタを構成する各要素の具体的な寸法関係や材料、その他、基板、電極、導電型、ドーパント、絶縁構造などの形状や材質に関しては、当業者が公知の範囲から適宜選択することにより本発明を同様に実施し、同様の効果を得ることができる限り、本発明の範囲に包含される。

【0102】また、本発明のスピントランジスタにおける強磁性体、チャネル部、スピントランジスタなどの構成要素は、それぞれ単層として形成してもよく、あるいは2以上の層を積層した構造してもよい。

【0103】その他、本発明の実施の形態として上述したスピントランジスタを基にして、当業者が適宜設計変更して実施しうるすべてのスピントランジスタも同様に本発明の範囲に属する。

【0104】

【発明の効果】以上詳述したように、本発明によれば、ソースから2次元電子ガス系などのチャネル領域にスピントランジスタを構成する磁性体の磁化の向きによりドレイン電流が変化するスピントランジスタにおいて、チャネル領域とドレインとの間にポイントコンタクトを形成することによりMR比が大きく実用可能な素子を提供することができ産業上のメリットは多大である。

【図面の簡単な説明】

【図1】本発明の実施の形態にかかるスピントランジスタの要部構成を表す模式図である。

【図2】磁性体により構成されたポイントコンタクト素子の参考例を表す概念図である。

【図3】本発明のスピントランジスタを用いて構成されるMRAMのメモリセルを表す模式図である。

【図4】本発明の実施例のスピントランジスタの要部構成を表す模式図である。

【図5】(a)は、本実施例のトランジスタのドレイン電流-ゲート電圧($I_D - V_G$)特性を表すグラフ図であり、(b)は、ドレイン電流-ドレイン電圧($I_D - V_D$)特性を表すグラフ図である。

【図6】本発明の実施例のスピントランジスタの要部構成を表す模式図である。

【図7】鉄(Fe)のバンド構造を表す模式図である。

【図8】本発明の実施例のスピントランジスタの要部構成を表す模式図である。

【図9】本発明の実施例のスピントランジスタの要部断面構成を表す模式図である。

【図10】本発明の実施例のスピントランジスタの要部断面構成を表す模式図である。

【図11】本発明の実施例のスピントランジスタの要部断面構成を表す模式図である。

【図12】従来のスピントランジスタの要部構成を表す模式図であり、同図(a)はその断面構成、同図(b)はその平面構成を表す模式図である。

【符号の説明】

10 シリコン基板

12 反転層

20 ゲート絶縁層

30 InGaAs

30A 2次元電子系

40 InAlAs

110、120 磁性電極

BL ビット線

30 WL ワード線

C チャネル部

F1 スピントランジスタ

F2 強磁性体

G ゲート電極

L 光

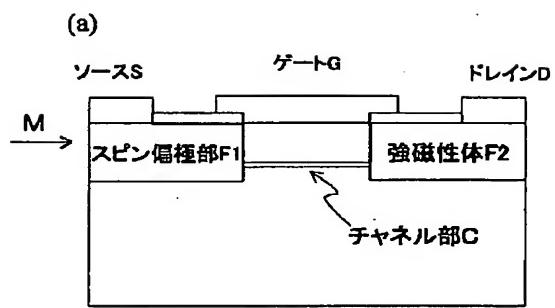
M 磁化

QP ポイントコンタクト

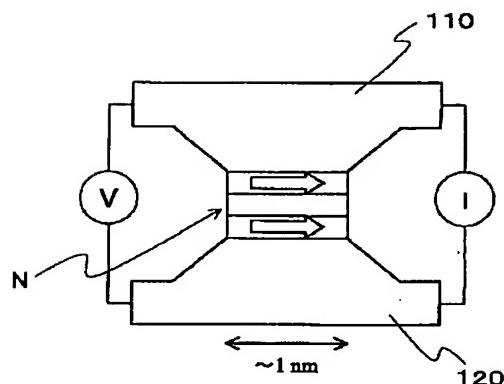
S ソース

D ドレイン

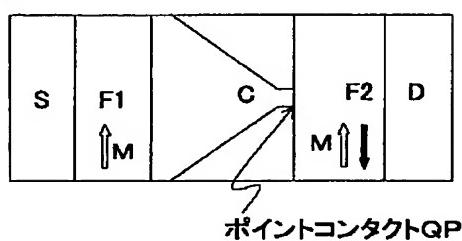
【図1】



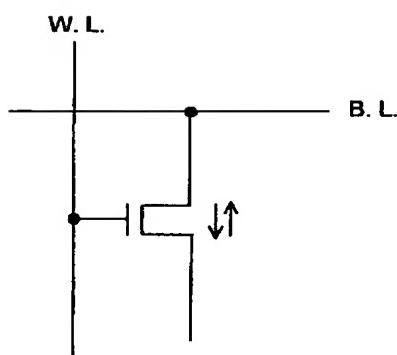
【図2】



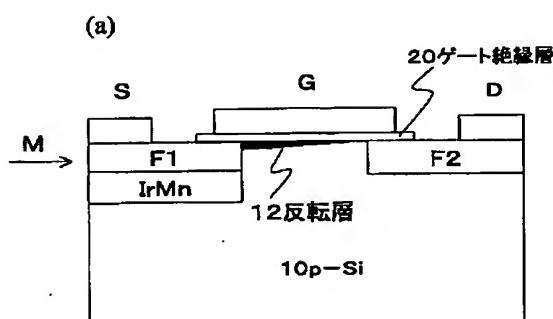
(b)



【図3】



【図4】



(b)

